

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-353402

(P2002-353402A)

(43) 公開日 平成14年12月6日 (2002. 12. 6)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード <sup>*</sup> (参考)
H 0 1 L 25/065		H 0 1 L 21/60	3 1 1 Q 5 F 0 4 4
21/60	3 1 1	23/12	5 0 1 P
23/12	5 0 1	25/08	B
25/07			
25/18			

審査請求 未請求 請求項の数14 O L (全 10 頁)

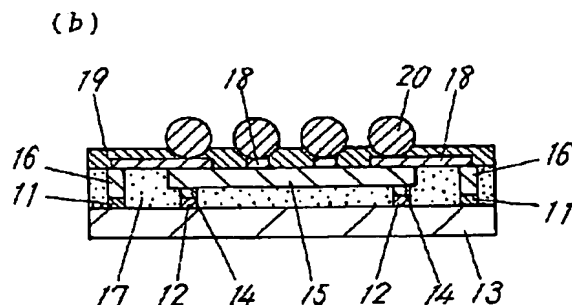
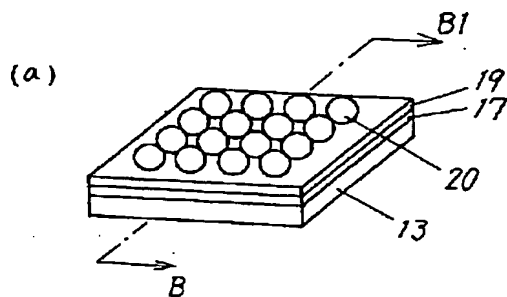
(21) 出願番号	特願2001-162261 (P2001-162261)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成13年5月30日 (2001. 5. 30)	(72) 発明者	佐原 隆一 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72) 発明者	下石坂 望 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74) 代理人	100097445 弁理士 岩橋 文雄 (外 2 名)
		Fターム (参考)	5F044 RR03 RR18

(54) 【発明の名称】 半導体装置およびその製造方法

## (57) 【要約】

【課題】 高密度化、高信頼性を実現してウェハーレベルで半導体装置を形成するには、種々の規制があり、パッケージ構造の改革が必要であった。

【解決手段】 ウェハーレベルで製造されるチップ積層型の高密度半導体装置であり、第1の半導体チップ13と、その表面にフリップチップ実装された第2の半導体チップ15と、第1の半導体チップ13上に設けられたボール状の突起電極16と、外囲を封止した樹脂17と、第2の半導体チップ15の裏面に配線18が延在し、レジスト樹脂19から開口した配線18上にボール電極20が設けられたエリアアレイタイプの半導体装置である。この構造により、第2の半導体チップ15の裏面は研削により薄厚加工されているとともに、突起電極16の表面も研削され、第2の半導体チップ15の裏面と突起電極16の表面とが略同一面に構成されているため、信頼性を向上させることができる。



## 【特許請求の範囲】

【請求項1】 表面に少なくとも第1の電極パッドと第2の電極パッドが形成された第1の半導体チップと、前記第1の半導体チップの表面にフリップチップで前記第2の電極パッドと接続して搭載された第2の半導体チップと、

前記第1の半導体チップの前記第1の電極パッド上に設けられた突起電極と、

前記第1の半導体チップの表面を覆い、少なくとも前記第1の半導体チップと第2の半導体チップとの間隙を封止した樹脂とよりなる半導体装置であって、

前記第2の半導体チップの裏面は研削により薄厚加工されているとともに、前記突起電極の表面も研削され、前記第2の半導体チップの裏面の面と前記突起電極の表面の面とが略同一面に構成されていることを特徴とする半導体装置。

【請求項2】 その一端が第1の半導体チップ上の突起電極と接続し、他端が第2の半導体チップの裏面に延在した配線を有するとともに、前記配線の一部を開口させて前記第1の半導体チップおよび第2の半導体チップの裏面を覆ったレジストを有したことを特徴とする請求項1に記載の半導体装置。

【請求項3】 レジストから開口した配線上にボール電極が設けられていることを特徴とする請求項2に記載の半導体装置。

【請求項4】 その表面に少なくとも第1の電極パッドと第2の電極パッドが形成された第1の半導体チップがその面内に複数個形成された半導体ウェハを用意する第1工程と、

前記半導体ウェハ上の前記第1の半導体チップの第1の電極パッドに接続させて突起電極を形成する第2工程と、

前記半導体ウェハ上の前記第1の半導体チップの表面上に第2の半導体チップをその表面側を対向させて搭載する第3工程と、

前記半導体ウェハ上を樹脂で封止する第4工程と、

前記半導体ウェハ上の前記第2の半導体チップの裏面側から、前記突起電極および前記第2の半導体チップの裏面を研削し、前記突起電極の表面と前記第2の半導体チップの裏面とを略同一面に形成する第5工程と、よりなることを特徴とする半導体装置の製造方法。

【請求項5】 第2工程では、突起電極をポスト形状で形成することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 第3工程では、第1の半導体チップの面積よりも小さい第2の半導体チップを搭載することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項7】 第3工程では、第1の半導体チップの第2の電極パッドと第2の半導体チップの電極パッドとを接続させてフリップチップ接続して搭載することを特徴

とする請求項4に記載の半導体装置の製造方法。

【請求項8】 第4工程では、少なくとも半導体ウェハ内の第1の半導体チップと第2の半導体チップとの間隙、半導体ウェハ上の突起電極を覆うように封止することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項9】 第5工程の後、第6工程として、その一端を半導体ウェハ上の突起電極に接続させ、他端を第2の半導体チップの裏面に延在させた配線を形成する工程を有することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項10】 第6工程の後、第7工程として、半導体ウェハ上の第2の半導体チップの裏面に延在した配線上にボール電極を形成する工程を有することを特徴とする請求項9に記載の半導体装置の製造方法。

【請求項11】 第5工程の後、第6工程として、その一端を半導体ウェハ上の突起電極に接続させ、他端を第2の半導体チップの裏面に延在させた配線を形成するとともに、前記形成した配線の一部を開口させ、前記半導体ウェハ上をレジストで封止する工程を有することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項12】 第6工程の後、第7工程として、半導体ウェハ上の第2の半導体チップの裏面に延在した配線上のレジストから開口した配線上にボール電極を形成する工程を有することを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項13】 第5工程の以降、最終工程では半導体ウェハ内の第1の半導体チップの各単位に分割して半導体装置を得る工程を有することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項14】 半導体ウェハ上の第1の半導体チップの第1の電極パッドに接続させて突起電極を形成する第2工程では、第3工程で搭載する第2の半導体チップの裏面よりも低い高さで突起電極を形成することを特徴とする請求項4に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配線基板への実装効率を高め、高密度実装を可能にし、信頼性の高い基板実装を実現できるチップサイズの半導体装置およびその製造方法に関するものであり、特に半導体ウェハレベルで製造し、かつ信頼性の高い半導体装置構造を実現できる半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】近年、携帯機器の軽量小型化、高密度化にともない、リード端子を外部電極として有した半導体パッケージの高密度実装化が進む中、より高密度実装を図るため、チップ状の半導体装置を電子機器の配線基板等に実装する技術が開発されている。

10

20

30

40

50

【0003】以下、従来の半導体装置について図面を参照しながら説明する。

【0004】図5は従来の半導体装置を示す図であり、図5(a)は構成斜視図であり、図5(b)は図5(a)のA-A1箇所の断面図である。

【0005】図5に示すように従来の半導体装置は、一主面上の周辺領域に内部の半導体集積回路素子と接続した複数の電極パッド1を有した半導体チップ2と、各電極パッド1を除く半導体チップ2の主面領域上に形成された絶縁性の低弾性樹脂よりなる絶縁層3と、半導体チップ2の主面内であって、形成された絶縁層3上に各電極パッド1と接続した金属導体よりなる配線層4により再配線接続で2次元配置された複数のコンタクトパッド5と、それらコンタクトパッド5を除く半導体チップ2の主面上に形成され、電極パッド1、配線層4を保護したソルダーレジストなどの絶縁性樹脂層6と、コンタクトパッド5上に各々設けられた半田ボールなどの突起電極7より構成されている。

【0006】次に従来の半導体装置の製造方法について、図6、図7を参照して説明する。図6、図7は従来の半導体装置の製造方法を示す主要工程ごとの断面図である。

【0007】まず図6(a)に示すように、一主面上の周辺部に複数の電極パッド1が形成され、半導体集積回路素子が形成された半導体チップ2をその面内に複数個形成された半導体ウェハ8を用意する。

【0008】次に図6(b)に示すように、用意した半導体ウェハ8内の各半導体チップ2の主面上であって、周辺の複数の電極パッド1を除く主面領域を覆うように絶縁性の低弾性材料により絶縁層3を形成する。

【0009】次に図6(c)に示すように、半導体ウェハ8の各半導体チップ2の主面上において、一端を電極パッド1と接続させ、他端を形成した絶縁層3上に延在させ、2次元配置でコンタクトパッド5を構成する配線層4を形成する。

【0010】次に図6(d)に示すように、半導体ウェハ8の各半導体チップ2の主面上の略全面であって、形成したコンタクトパッド5を除いて配線層4、電極パッド1を絶縁性樹脂で被覆して絶縁性樹脂層6を形成する。

【0011】次に図7(a)に示すように、半導体ウェハ8の各半導体チップ2上のコンタクトパッド5上に導電性材料により突起電極7を形成する。

【0012】次に図7(b)に示すように、半導体ウェハ8の各半導体チップ2間のダイシングスクライヴライン9に対して、ウェハ上方側から回転ブレード10により絶縁性樹脂層6とともに切断して、個々の半導体装置を得る。

【0013】次に図7(c)には、半導体ウェハから個片に分離した半導体装置を示し、構成は図5に示した

構成と同様である。

【0014】以上のような各工程により、基板実装に適したチップ状で高密度タイプの半導体装置を製造できるものである。

【0015】

【発明が解決しようとする課題】しかしながら、前記従来の半導体装置においては、小型の半導体装置を実現できるものの、近年要求されるさらなる高密度化、高集積度化、かつ多機能化には限界があり、ウェハーレベルパッケージの構造改革が必要であった。

【0016】また高密度化、高集積度化、多機能化のために、複数の半導体チップをそれらチップどうしを積層させて構成するスタック型の半導体装置が開発されているが、半導体装置自体の信頼性などの構造的な問題、製造過程での問題が顕在化し、また量産レベルでより高効率を実現するための工法の確立には、ウェハーレベル工法での多工数などの問題を有しているのが実状であった。

【0017】本発明は前記従来の課題の解決とともに、近年の高密度パッケージ技術の要望に応えるものであり、半導体ウェハーレベルで高密度半導体装置を製造するに際し、より高効率で製造が可能で、また微細配線加工、配線の信頼性を高めた信頼性の高い半導体装置およびその製造方法を提供することを目的とする。

【0018】

【課題を解決するための手段】前記従来の課題を解決するために本発明の半導体装置は、表面に少なくとも第1の電極パッドと第2の電極パッドが形成された第1の半導体チップと、前記第1の半導体チップの表面にフリップチップで前記第2の電極パッドと接続して搭載された第2の半導体チップと、前記第1の半導体チップの前記第1の電極パッド上に設けられた突起電極と、前記第1の半導体チップの表面を覆い、少なくとも前記第1の半導体チップと第2の半導体チップとの間隙を封止した樹脂とよりなる半導体装置であって、前記第2の半導体チップの裏面は研削により薄厚加工されているとともに、前記突起電極の表面も研削され、前記第2の半導体チップの裏面の面と前記突起電極の表面の面とが略同一面に構成されている半導体装置である。

【0019】また具体的には、その一端が第1の半導体チップ上の突起電極と接続し、他端が第2の半導体チップの裏面に延在した配線を有するとともに、前記配線の一部を開口させて前記第1の半導体チップおよび第2の半導体チップの裏面を覆ったレジストを有した半導体装置である。

【0020】また、レジストから開口した配線上にボール電極が設けられている半導体装置である。

【0021】前記構成の通り、本発明の半導体装置は、第1の半導体チップ上に第2の半導体チップがフリップチップ実装された高密度パッケージであり、第2の半導

体チップの裏面の面と突起電極の表面の面とが略同一面に構成されているため、構造上の信頼性も高い半導体装置である。特に第2の半導体チップの裏面上に再配線により電極を引き回して構成した際、突起電極面と再配線する面、すなわち第2の半導体チップの裏面とが略同一面であるため、配線の断線を防止し、信頼性の高い高密度配線型の半導体装置を実現できるものである。

【0022】本発明の半導体装置の製造方法は、その表面に少なくとも第1の電極パッドと第2の電極パッドが形成された第1の半導体チップがその面内に複数個形成された半導体ウェハを用意する第1工程と、前記半導体ウェハ上の前記第1の半導体チップの第1の電極パッドに接続させて突起電極を形成する第2工程と、前記半導体ウェハ上の前記第1の半導体チップの表面上に第2の半導体チップをその表面側を対向させて搭載する第3工程と、前記半導体ウェハ上の前記第2の半導体チップの裏面側から、前記突起電極および前記第2の半導体チップの裏面を研削し、前記突起電極の表面と前記第2の半導体チップの裏面とを略同一面に形成する第5工程と、よりなる半導体装置の製造方法である。

【0023】また具体的には、第2工程では、突起電極をポスト形状で形成する半導体装置の製造方法である。

【0024】また、第3工程では、第1の半導体チップの面積よりも小さい第2の半導体チップを搭載する半導体装置の製造方法である。

【0025】また、第3工程では、第1の半導体チップの第2の電極パッドと第2の半導体チップの電極パッドとを接続させてフリップチップ接続して搭載する半導体装置の製造方法である。

【0026】また、第4工程では、少なくとも半導体ウェハ内の第1の半導体チップと第2の半導体チップとの間隙、半導体ウェハ上の突起電極を覆うように封止する半導体装置の製造方法である。

【0027】さらに本発明の半導体装置の製造方法では、第5工程の後、第6工程として、その一端を半導体ウェハ上の突起電極に接続させ、他端を第2の半導体チップの裏面に延在させた配線を形成する工程を有する半導体装置の製造方法である。

【0028】また、第6工程の後、第7工程として、半導体ウェハ上の第2の半導体チップの裏面に延在した配線上にボール電極を形成する工程を有する半導体装置の製造方法である。

【0029】また、第5工程の後、第6工程として、その一端を半導体ウェハ上の突起電極に接続させ、他端を第2の半導体チップの裏面に延在させた配線を形成するとともに、前記形成した配線の一部を開口させ、前記半導体ウェハ上をレジストで封止する工程を有する半導体装置の製造方法である。

【0030】また、第6工程の後、第7工程として、半

導体ウェハ上の第2の半導体チップの裏面に延在した配線上のレジストから開口した配線上にボール電極を形成する工程を有する半導体装置の製造方法である。

【0031】また、第5工程の以降、最終工程では半導体ウェハ内の第1の半導体チップの各単位に分割して半導体装置を得る工程を有する半導体装置の製造方法である。

【0032】また、半導体ウェハ上の第1の半導体チップの第1の電極パッドに接続させて突起電極を形成する第2工程では、第3工程で搭載する第2の半導体チップの裏面よりも低い高さで突起電極を形成する半導体装置の製造方法である。

【0033】前記構成の通り、本発明の半導体装置の製造方法は、第1の半導体チップが形成された半導体ウェハにボール状の突起電極を形成し、そのウェハ上に第2の半導体チップを搭載し、ウェハ表面を樹脂で被覆した後に表面側から研削を行うことにより、突起電極の頭頂部と第2の半導体チップの裏面を同一面にして露出させることができ、半導体ウェハレベルで高密度半導体装置を製造するに際し、より高効率で製造が可能で、また微細配線加工、配線の信頼性を高めた信頼性の高い半導体装置の製造方法を実現できるものである。さらに突起電極の形成は満足する高さを得るのに困難である、という課題に対して、第2の半導体チップの裏面側から研削することにより、第2の半導体チップの裏面と突起電極の頭頂部を面出しすることが可能になり、突起電極の高さに整合させて積層チップ構造を実現できるものである。

【0034】

【発明の実施の形態】以下、本発明の半導体装置およびその製造方法の一実施形態について、図面を参照しながら説明する。

【0035】まず本実施形態の半導体装置について説明する。

【0036】図1は本実施形態の半導体装置を示す図である。図1において、図1(a)は構成斜視図であり、図1(b)は図1(a)でのB-B1箇所の断面図である。

【0037】図1に示すように、本実施形態の半導体装置としては、リアルチップサイズパッケージ(RCSP)型の半導体装置であって、2つの半導体チップより構成されたチップ積層型のRCSP型半導体装置である。その構成としては、表面に少なくとも第1の電極パッド11と第2の電極パッド12が形成された第1の半導体チップ13と、その第1の半導体チップ13の表面にフリップチップ実装、すなわち表面側を第1の半導体チップ13の表面側に対向され、第2の電極パッド12と電極パッド14で接続して搭載された第2の半導体チップ15と、第1の半導体チップ13の第1の電極パッド11上に設けられたボール状(円柱もしくは角柱)の

銅 (Cu) 材よりなる突起電極 16 と、第 1 の半導体チップ 13 の表面を覆い、少なくとも第 1 の半導体チップ 13 と第 2 の半導体チップ 15 との間隙を封止した樹脂 17 とよりなる半導体装置であって、第 2 の半導体チップ 15 の裏面は研削により 50~100 [ $\mu\text{m}$ ] 程度の好ましくは 70 [ $\mu\text{m}$ ] まで薄厚加工されているとともに、突起電極 16 の表面も研削され、第 2 の半導体チップ 15 の裏面の面と突起電極 16 の表面の面とが略同一面に構成されている半導体装置である。そして一端が第 1 の半導体チップ 13 上の突起電極 16 と接続し、他端が第 2 の半導体チップ 15 の裏面に延在した配線 18 を有するとともに、それら配線 18 の一部を開口させて第 1 の半導体チップ 13 および第 2 の半導体チップ 15 の裏面を覆ったソルダーレジストなどのレジスト樹脂 19 を有した半導体装置であり、レジスト樹脂 19 から開口した配線 18 上にボール電極 20 が設けられ、外部電極としてエリア配置を採用した 2 チップ積層の高密度配線型の半導体装置である。なお、本実施形態では図示していないが、第 2 の半導体チップ 15 の裏面上には絶縁薄膜が形成されているものである。

【0038】そして本実施形態の半導体装置では、必要に応じて配線 18 により突起電極 16 の頭頂部と接続して再配線することにより、外部電極をエリア配置できるものであるが、突起電極 16 の頭頂部に直接、ボール電極 20 などの外部電極要素を付設して、外部電極がペリフェラルタイプの半導体装置を構成してもよい。

【0039】また本実施形態の半導体装置は、第 1 の半導体チップ 13 上に第 2 の半導体チップ 15 がフリップチップ実装された高密度パッケージであり、第 2 の半導体チップ 15 の裏面の面と突起電極 16 の表面の面とが略同一面に構成されているため、段差部が少ないために構造上の信頼性も高い半導体装置である。特に第 2 の半導体チップ 15 の裏面上に再配線により電極を引き回して構成した際、突起電極 16 の面と再配線する面、すなわち第 2 の半導体チップ 15 の裏面とが略同一面であるため、配線 18 の断線を防止し、信頼性の高い高密度配線型の半導体装置を実現できるものである。

【0040】また、本実施形態において、樹脂 17 は低弾性体樹脂であり、弾性率 (ヤング率) として 10~2000 [ $\text{kg}/\text{mm}^2$ ] の範囲にあることが好ましく、さらに 10~1000 [ $\text{kg}/\text{mm}^2$ ] の範囲にあることがより好ましい。また、樹脂 17 の線膨張率は 5~200 [ $\text{ppm}/^\circ\text{C}$ ] の範囲にあることが好ましく、さらに 10~100 [ $\text{ppm}/^\circ\text{C}$ ] の範囲にあることがより好ましい。例えばエステル結合型ポリイミドやアクリレート系エポキシ等のポリマーでよく、低弾性率を有し、絶縁性であればよい。またその厚みとしては、1~100 [ $\mu\text{m}$ ] であり、好ましくは 30 [ $\mu\text{m}$ ] である。さらに本実施形態の半導体装置において、樹脂 17 としては弾性を有する樹脂の他、基板実装の際の実装方法如何

によっては、5 [ $\mu\text{m}$ ] 厚以上のポリイミドなどの絶縁性樹脂でもよい。

【0041】また、図 1 に示したように樹脂 17、レジスト樹脂 19 の端面部は、断面形状において第 1 の半導体チップ 13 の端面と同一面に露出しているが、同一面に露出させずとも、第 1 の半導体チップ 13 の端部のスクライブライン端を露出させて樹脂、レジスト樹脂の端面部が露出するように構成してもよい。この場合、樹脂 17 層と第 1 の半導体チップ 13 との剥離を防止できる構造となる。

【0042】また本実施形態では、ボール電極 20 としては半田ボールを採用しているが、金属材料によるパンブ状の突起電極でもよい。

【0043】そして、半導体チップ上に二次元的に外部電極となる配線 18 が配置されているので、狭い面積に多数の外部電極を設けることが可能となるとともに、パターン形成可能な配線により電極パッドと配線とを接続することができる構造である。したがって、小型で薄型の半導体装置であり、かつ多ピン化に対応できる半導体装置である。しかも微細加工に適し、多ピン化に対応できる半導体装置である。

【0044】さらに、配線 18 上に半田ボールなどのボール電極 20 が設けられ、実装配線基板上に半導体装置を搭載する工程が極めて簡易かつ迅速に行なうことができる構造となっているが、その際にも、樹脂 17 により、大きな熱容量を有する半田ボールから発生する熱応力を吸収できる。

【0045】以上の通り、本実施形態の半導体装置は、第 1 の半導体チップ 13 上に第 2 の半導体チップ 15 がフリップチップ実装された高密度パッケージであり、第 2 の半導体チップ 15 の裏面の面と突起電極 16 の表面の面とが略同一面に構成されているため、構造上の信頼性も高い半導体装置である。特に第 2 の半導体チップ 15 の裏面上に再配線により電極を引き回して構成した際、突起電極 16 の面と再配線する面、すなわち第 2 の半導体チップ 15 の裏面とが略同一面であるため、配線 18 の断線を防止し、信頼性の高い高密度配線型の半導体装置を実現できるものである。

【0046】次に本実施形態の半導体装置の製造方法について説明する。

【0047】図 2、図 3、図 4 は本実施形態の半導体装置の製造方法を示す主要工程ごとの部分的な断面図である。

【0048】本実施形態の半導体装置の製造方法は、半導体ウェハーレベルで半導体装置 (半導体パッケージ) を製造する工法であり、信頼性の高いリアルチップサイズパッケージの製造方法である。

【0049】まず図 2 (a) に示すように、表面に少なくとも第 1 の電極パッド 11 と第 2 の電極パッド 12 が形成された第 1 の半導体チップ 13 がその面内に複数個

10

20

30

40

50

形成された半導体ウェハー21を用意する。

【0050】次に図2(b)に示すように、用意した半導体ウェハー21上の第1の半導体チップ13の第1の電極パッド11に接続させて銅(Cu)材よりなるボール状の突起電極16を形成する。ここではメッキ法により100[μm]程度の高さまで突起電極を形成する。通常、この突起電極16の形成はメッキ法による成長形成であるため、100[μm]超の満足する高さを得るには困難であるが、後工程のチップ研削の工程と組み合わせることにより、突起電極16の高さ問題を解消できる。また、半導体ウェハー上の第1の半導体チップ13の第1の電極パッド11に接続させて突起電極16を形成する際、この後の工程で搭載する第2の半導体チップの裏面よりも低い高さで突起電極16を形成するものである。したがって、研削するチップ厚に余裕がある場合は突起電極16の高さを大きくする必要はない。

【0051】次に図2(c)に示すように、半導体ウェハー21上の第1の半導体チップ13の表面上に第2の半導体チップ15をその表面側を対向させて搭載する。図中、第2の半導体チップ15の裏面と突起電極16の頭頂部面とは同一面で示しているが、通常、突起電極16の面が低く、下方に位置するものである。またここでは、第1の半導体チップ13の面積よりも小さい第2の半導体チップ15を搭載するものであり、搭載方法としては、第1の半導体チップ13の第2の電極パッド12と第2の半導体チップ15の電極パッド14とを接続させてフリップチップ接続して搭載するものである。したがって、第1の半導体チップ13の第2の電極パッド12、もしくは第2の半導体チップ15の電極パッド14上にバンパを予め形成してフリップチップ実装してもよい。

【0052】次に図2(d)に示すように、半導体ウェハー21の上面(表面)側を樹脂17で全面的に一括封止する。樹脂17で封止する領域としては、少なくとも半導体ウェハー21内の第1の半導体チップ13と第2の半導体チップ15との間隙を充填し、さらに突起電極16の頭頂部を覆い、また第2の半導体チップ15の裏面近傍までの厚み程度で封止する。そしてこの工程では基本的には全面一括封止であるため、量産に適している。また、トランスファーモールドによりウェハー全面を一括封止するが、各半導体チップ間を区切るスクライブラインを開口させて樹脂17で封止してもよい。スクライブラインを開口させて樹脂17で封止することにより、後工程でダイシングする際、樹脂17と半導体チップ(第1の半導体チップ13)との間の剥離を防止し、信頼性低下を防止できる。この場合は、感光性を有する絶縁性の低弾性の樹脂材料を所望の厚みで塗布して乾燥することにより樹脂層を形成し、乾燥された樹脂層に対して露光と現像とを順次行って、スクライブラインの部分を開口させて樹脂を形成する。感光性を有する樹脂材

料としては、例えばエステル結合型ポリイミドやアクリレート系エポキシ等のポリマーでよく、低弾性率を有し、絶縁性であればよい。また、感光性を有する樹脂材料は液状材料を乾燥させて形成する必要はなくフィルム状に予め形成された材料を用いても構わない。その場合には、フィルム状の樹脂材料を半導体ウェハー上に貼り合わせ、露光、現像することで樹脂材料に開口部を形成することができ、半導体ウェハー上の必要箇所を露出させることができる。さらに、感光性を有さない樹脂材料の場合は、レーザーやプラズマによる機械的な加工もしくはエッチングなどの化学的加工により、半導体ウェハー上の必要箇所を露出させることができる。

【0053】次に図3(a)に示すように、半導体ウェハー21上の第2の半導体チップ15の裏面側から、突起電極16およびその第2の半導体チップ15の裏面を樹脂17とともに研削し、突起電極16の表面(頭頂部)と第2の半導体チップ15の裏面とを略同一面に形成する。ここでは通常使用する半導体ウェハーの裏面を研削するバックグラインダーを用いて第2の半導体チップ15の裏面側から研削し、第2の半導体チップ15の厚みを薄厚加工するとともに、突起電極16も研削し、両者面を同一面に加工する。薄厚加工する厚みとしては、50~100[μm]程度の好ましくは70[μm]厚まで第2の半導体チップ15の厚みを研削することにより、突起電極16の頭頂部の面も整合され、突起電極16の表面(頭頂部)と第2の半導体チップ15の裏面とが同一面に形成される。なお第2の半導体チップ15の厚みとしては、最終の第1の半導体チップ13の厚みとの応力バランスを考慮して設定するものである。本実施形態では第1の半導体チップ13厚(半導体ウェハー21厚)は200[μm]に設定している。

【0054】本実施形態では、突起電極16の高さは第2の半導体チップ15の裏面よりも高くすることは困難であるが、第2の半導体チップ15の裏面側から研削することにより、第2の半導体チップ15の裏面と突起電極16の頭頂部を面出しすることが可能になり、突起電極16の高さに整合させて積層チップ構造を実現できるものである。

【0055】以上の工程により、第1の半導体チップ13上に第2の半導体チップ15が積層搭載され、突起電極16の頭頂部が露出し、表面領域が樹脂17で被覆封止された構造が実現するが、この段階で個々の第1の半導体チップ13単位にダイシングして分割することにより、半導体装置を形成することができる。この段階で形成した半導体装置は、突起電極16の頭頂部が露出し、その配置はペリフェラル配置であるチップサイズの半導体装置であり、突起電極16上にボール電極を付設することにより、基板実装に適した構造を実現することができる。

【0056】次に、前工程に続いて、エリアレイタイ

ブの半導体装置を形成する工程を説明する。

【0057】図3(b)に示すように、その一端を半導体ウェハ21上の突起電極16に接続させ、他端を第2の半導体チップ15の裏面に延在させた配線18を形成し、再配線を行う。この場合、エリアレイを構成するように、配線18を所望に応じて引き回すものである。

【0058】具体的には、まず半導体ウェハ21上の第2の半導体チップ15の裏面、突起電極16において、真空蒸着法、スパッタリング法、CVD法又は無電解めっき法によって例えば厚みが0.2[μm]程度のチタン(Ti)膜とその上に形成された厚みが0.5

10 [μm]程度の銅(Cu)膜からなる薄膜金属層を形成する。そして形成した薄膜金属層上にネガ型感光性レジストを塗布し、仕上げ製品の所望のパターン部以外を硬化し、反応部を除去することでメッキレジスト膜を形成する。ここではメッキレジスト膜を形成する際にネガ型感光性レジストを用いたが、ポジ型感光性レジストを用いてもよいことは言うまでもない。そして電解めっき法により、メッキレジスト膜が形成された箇所以外の薄膜金属層の上に、例えばCu膜からなる厚膜金属層を例えば20[μm]程度の厚みで選択的に形成する。そして厚膜金属層の形成後、メッキレジスト膜を溶融除去する。そして薄膜金属層と厚膜金属層とを溶融することのできるエッチング液、例えばCu膜に対しては塩化第二銅溶液で、Ti膜に対してはEDTA溶液で全面エッチングすると、厚膜金属層よりも層厚が薄い薄膜金属層が先行して除去される。この工程によって、第2の半導体チップ15の裏面に延在し、突起電極16と接続した配線18を形成することができる。

【0059】なお、薄膜金属層や厚膜金属層を構成する材料としてCuを使用したか、これに代えてCr、W、Ti/Cu、Ni等を使用してもよい。また、薄膜金属層と厚膜金属層とをそれぞれ異なる金属材料により構成しておき、最終的なエッチング工程では薄膜金属層のみを選択的にエッチングするエッチャントを用いてもよい。

【0060】次に図3(c)に示すように、形成した配線18の一部をボール電極付設領域(コンタクトパッド)として開口させ、半導体ウェハ21上をソルダーレジストなどのレジスト樹脂19で封止する。

【0061】具体的には、感光性のソルダーレジスト膜(絶縁性樹脂)を塗布した後に、フォトリソグラフィ技術を使用して、開口したい配線18の部分、および必要に応じて半導体ウェハ21の各半導体チップ間のダイシングスクライプラインが露出するようにしてソルダーレジスト膜を形成する。このソルダーレジスト膜によって、配線18などが実装時の溶融した半田から保護される。

【0062】次に図3(d)に示すように、半導体ウェハ21上の第2の半導体チップ15の裏面に延在した

配線18上のレジスト樹脂19から開口した配線18上にボール電極20を形成する。ここではボール電極20として半田ボールを付設する。

【0063】具体的には、半田、半田めっきされた銅、ニッケル等からなる金属製のボール電極20をレジスト樹脂から開口して露出した配線18上に載置して、ボール電極20と配線18とを溶融接合させるものである。

【0064】次に図4(a)に示すように、最終工程では半導体ウェハ21内の第1の半導体チップ13の各单位にスクライプラインで分割して半導体装置を得る。ここでは半導体ウェハ21の各第1の半導体チップ13間のダイシングスクライプラインに対して、回転ブレード22による切断で個々の半導体チップ単位に分割する。

【0065】ここで図4(a)では樹脂17とともに半導体ウェハを切断分割する状態を示しているが、半導体ウェハのダイシングスクライプライン上に樹脂、レジスト樹脂を存在させていない場合、個片化の際のブレード切断では、樹脂、レジスト樹脂に対しては切断時の衝撃、外圧が印加されず、半導体ウェハと樹脂との間に剥離が発生するのを防止できるものである。

【0066】そして図4(b)に示すように、半導体ウェハから個片化することにより、図1に示した構造同様、2つの半導体チップより構成されたチップ積層型のRCSP型半導体装置を製造できるものである。また図4(c)に示すように、第1の半導体チップ13の裏面側を研削により薄厚にしてもよい。この第1の半導体チップ13、第2の半導体チップ15の厚みは、各チップ面積、形状、樹脂厚によるチップの反り、またはフリップチップ接続部分に印加される応力などの影響を考慮して設定することにより、より信頼性が高く、また基板実装時の信頼性も高い半導体装置を実現することができる。

【0067】以上、本実施形態の半導体装置は、第1の半導体チップ上に第2の半導体チップがフリップチップ実装された高密度パッケージであり、第2の半導体チップの裏面の面と突起電極の表面の面とが略同一面に構成されているため、構造上の信頼性も高い半導体装置である。特に第2の半導体チップの裏面上に再配線により電極を引き回して構成した際、突起電極面と再配線する面、すなわち第2の半導体チップの裏面とが略同一面であるため、配線の断線を防止し、信頼性の高い高密度配線型の半導体装置を実現できるものである。また本実施形態の半導体装置の製造方法は、第1の半導体チップが形成された半導体ウェハにボール状の突起電極を形成し、そのウェハ上に第2の半導体チップを搭載し、ウェハ表面を樹脂で被覆した後に表面側から研削を行うことにより、突起電極の頭頂部と第2の半導体チップの裏面を同一面にして露出させることができ、半導体ウェハレベルで高密度半導体装置を製造するに際し、より

13

高効率で製造が可能で、また微細配線加工、配線の信頼性を高めた信頼性の高い半導体装置の製造方法を実現できるものである。特にウェハー状態で一括的な処理を採用しているため、量産的な優れた製造工法である。

【0068】

【発明の効果】以上、実施形態で詳細に説明した通り、本発明の半導体装置は、チップ積層型の高密度パッケージであり、第2の半導体チップの裏面の面と突起電極の表面の面とが略同一面に構成されているため、構造上の信頼性も高い半導体装置を実現できる。

【0069】また本発明の半導体装置の製造方法は、半導体ウェハーレベルで半導体装置（半導体パッケージ）を製造する優れた工法であり、量産性に適し、信頼性の高いリアルチップサイズパッケージ型の半導体装置の製造方法を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施形態の半導体装置を示す図

【図2】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図3】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図4】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図5】従来の半導体装置を示す図

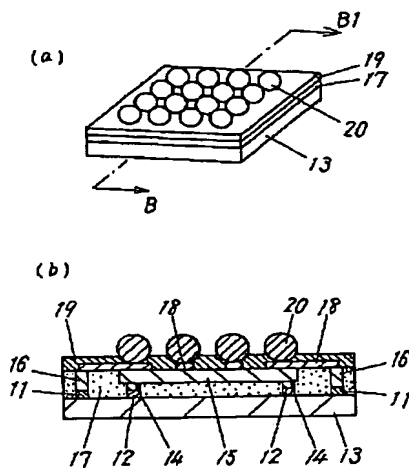
【図6】従来の半導体装置の製造方法を示す断面図 \*

14

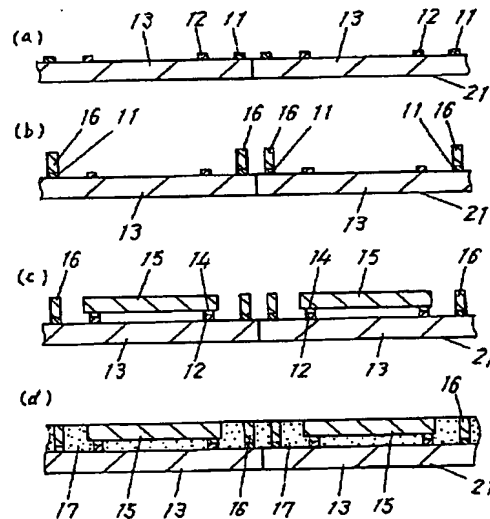
\*【図7】従来の半導体装置の製造方法を示す断面図  
【符号の説明】

- 1 電極パッド
- 2 半導体チップ
- 3 絶縁層
- 4 配線層
- 5 コンタクトパッド
- 6 絶縁性樹脂層
- 7 突起電極
- 10 8 半導体ウェハー
- 9 ダイシングスクライヴライン
- 10 回転ブレード
- 11 第1の電極パッド
- 12 第2の電極パッド
- 13 第1の半導体チップ
- 14 電極パッド
- 15 第2の半導体チップ
- 16 突起電極
- 17 樹脂
- 18 配線
- 19 レジスト樹脂
- 20 ボール電極
- 21 半導体ウェハー
- 22 回転ブレード

【図1】

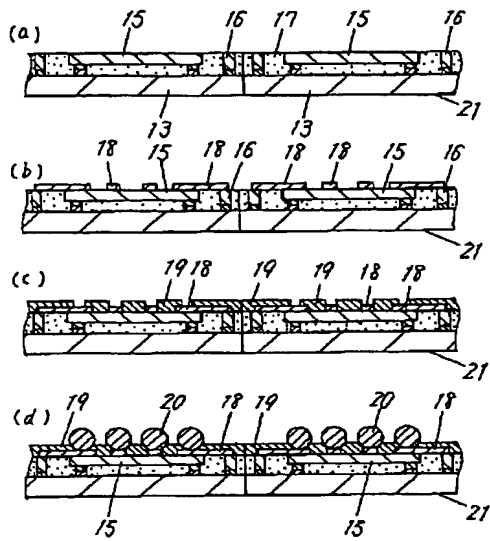


【図2】

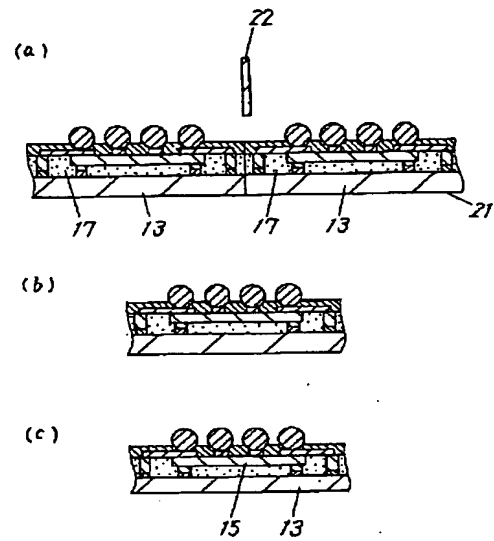




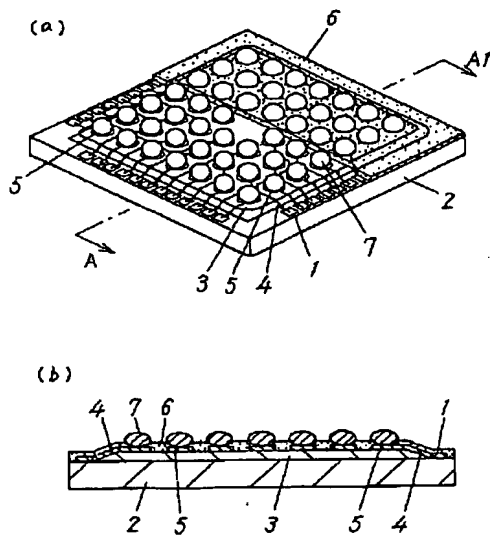
【図3】



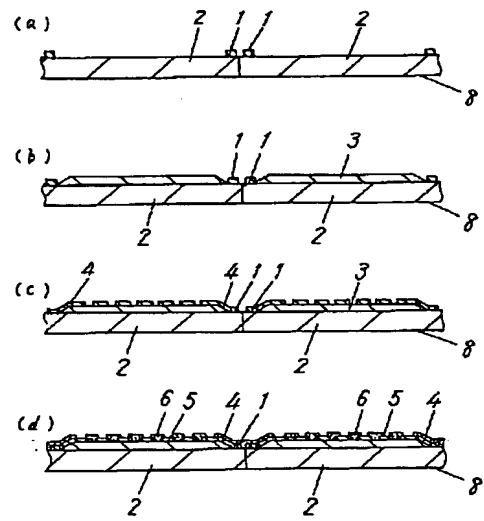
【図4】



【図5】



【図6】



【図7】

